

# LUPO TimeStamp Module (Rev. 1.1)

Hidetada Baba

平成 21 年 11 月 13 日



# 目次

<b>1</b>	<b>General</b>	<b>3</b>
1.1	Function . . . . .	3
1.2	Time stamp . . . . .	3
1.3	Output register . . . . .	3
1.4	Interrupt register . . . . .	3
1.5	Indicator . . . . .	4
1.5.1	Ex Clock OK . . . . .	4
1.5.2	FIFO Full . . . . .	4
1.5.3	Int/Ext clock mode . . . . .	4
1.6	Connector . . . . .	4
1.6.1	NIM input ch0 : Interrupt . . . . .	4
1.6.2	NIM input ch1 : Trigger . . . . .	4
1.6.3	NIM input ch2 : Time Reset . . . . .	4
1.6.4	NIM input ch3 : Ext Clock . . . . .	5
1.6.5	NIM output ch0 : Output 0 . . . . .	5
1.6.6	NIM output ch1 : Output 1 . . . . .	5
1.6.7	NIM output ch2 : Int clock through . . . . .	5
1.6.8	NIM output ch3 : Ext clock through . . . . .	5
1.7	Front panel . . . . .	6
<b>2</b>	<b>Interface</b>	<b>7</b>
2.1	Register map . . . . .	7
2.1.1	Data lower 24 bits . . . . .	8
2.1.2	Data lower 24 bits . . . . .	8
2.1.3	Data lower 32 bits . . . . .	8
2.1.4	Data higher 32 bits . . . . .	8
2.1.5	Data on the fly . . . . .	8
2.1.6	Trigger Counter . . . . .	8
2.1.7	FIFO Counter . . . . .	8
2.1.8	Data 24 bits sequential . . . . .	8
2.1.9	Data 32 bits sequential . . . . .	9
2.1.10	Level Output . . . . .	9
2.1.11	Pulse Output . . . . .	9

2.1.12	Pulse Width . . . . .	9
2.1.13	Interrupt Delay . . . . .	9
2.1.14	Clock Source . . . . .	9
2.1.15	Clear FIFO & Interrupt . . . . .	10
2.1.16	Reset Time stamp . . . . .	10
2.1.17	Clear Interrupt . . . . .	10
2.1.18	Disable Interrupt . . . . .	10
2.1.19	Enable Interrupt . . . . .	10
2.1.20	Version . . . . .	10
<b>3</b>	<b>Appendix</b>	<b>11</b>
3.1	Version Information . . . . .	11
3.2	Comment . . . . .	11



# 1 General

## 1.1 Function

CAMAC および VME 版 LUPO に Time stamp、Output register、Interrupt register の機能を詰め込んだものです。

## 1.2 Time stamp

トリガ入力 (NIM 入力 ch1) 時の時刻を 10ns 刻み、48bit の精度で取得します。1024 イベントまでデータを FIFO Memory に保持することができます。(Rev1.1 では FIFO は使用しておらず、1 イベントのみ保持することができます。) クロックソースは内部クロックと外部入力が使えます。外部入力の場合は 25MHz のクロック (NIM 入力 ch0) を入力し、内部で 100MHz に逡倍しています。またリセット入力 (NIM 入力 ch2) により内部のタイムスタンプを 0 にセットすることができます。これを使ってモジュール間の同期をとります。

## 1.3 Output register

Output register 機能は NIM 出力 ch0-1 からパルスとレベルを出力することができます。NIM パルスの幅は可変で、20ns 刻みで 20ns ~ 約 1.3ms まで設定することができます。レベル出力中のチャンネルからパルスを出力すると、レベル出力は解除されます。

## 1.4 Interrupt register

Interrupt register 機能は NIM 入力 ch0 の信号で VME/CAMAC へ割り込みをかけることができます。。また割り込みがかかるまでに遅延を設定することが可能で、20ns 刻みで 20ns ~ 約 1.3ms まで設定することができます。clear コマンドを発行すると割り込みは解除されます。

## 1.5 Indicator

### 1.5.1 Ex Clock OK

外部クロックが正しく入力されているとこのLEDが点灯します。しかし、入力信号が25MHzでなくとも点灯することがあります。また、一旦LEDが点灯してから Ext Clock 入力ケーブルを外しても点灯したままの場合があります。外部クロック使用時は必ず Ex Clock through output をオシロスコープで確認してください。

### 1.5.2 FIFO Full

内部に FIFO Memory があり、1024 イベント分を保持できます。この FIFO がいっぱいになるとこのランプが点灯します。(Rev 1.1 では FIFO は使用していません。)

### 1.5.3 Int/Ext clock mode

外部クロックを使用するときこのランプが点灯します。電源投入時のデフォルトの設定は外部クロックです。

## 1.6 Connector

### 1.6.1 NIM input ch0 : Interrupt

Interrupt に信号が入力されると CAMAC/VME 側に割り込みをかけることができます。20ns 以上の幅の信号を入力するようにしてください。

### 1.6.2 NIM input ch1 : Trigger

トリガ入力時のタイムスタンプを FIFO に保持します。30ns 以上の幅の信号を入力するようにしてください。

### 1.6.3 NIM input ch2 : Time Reset

この Time Reset が入力されるとタイムスタンプは0になります。リーディングエッジを検出するのではなく、例えばラッチ信号を入力するとタイムスタンプは常に0となります。20ns 以上の幅の信号を入力するようにしてください。

#### 1.6.4 NIM input ch3 : Ext Clock

外部クロックを入力します。デューティー比 50:50 の 25MHz の NIM パルスを入れるようにしてください。

#### 1.6.5 NIM output ch0 : Output 0

NIM レベルおよびパルス信号を出力します。

#### 1.6.6 NIM output ch1 : Output 1

NIM レベルおよびパルス信号を出力します。

#### 1.6.7 NIM output ch2 : Int clock through

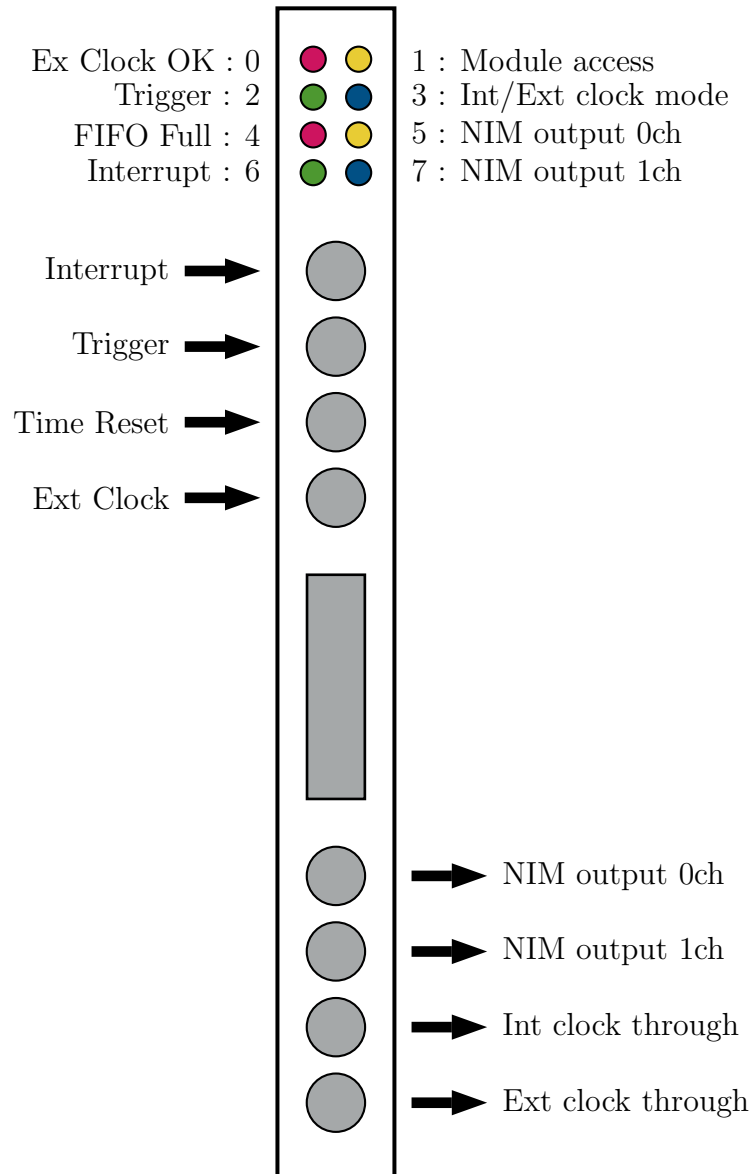
内部クロックを 25MHz に分周したものを出力します。別モジュールにクロックを分配するために使います。

#### 1.6.8 NIM output ch3 : Ext clock through

外部クロックのスルーして出力します。別モジュールにクロックを分配するために使います。



## 1.7 Front panel



## 2 Interface

### 2.1 Register map

コマンド一覧。

CAMAC (R/W)	VME	Register	Data	VME R/W
F(0)A(0)	Base + %00	Data 24 bits lower	D32	read
F(0)A(2)	Base + %04	Data 24 bits higher	D32	read
F(0)A(4)	Base + %08	Data 32 bits lower	D32	read
F(0)A(6)	Base + %0c	Data 32 bits higher	D32	read
F(1)A(0)	Base + %10	Trigger Counter	D32	read
F(1)A(2)	Base + %14	FIFO Counter	D32	read
F(1)A(4)	Base + %18	Data on the fly	D32	read
F(2)A(0)	Base + %20	Data 24 bits sequential	D32	read
F(2)A(4)	Base + %24	Data 32 bits sequential	D32	read
F(16)A(0)	Base + %00	Level Output	D16	write
F(17)A(0)	Base + %10	Pulse Output	D16	write
F(4)A(0) F(20)A(0)	Base + %40	Pulse Width	D16	read/write
F(4)A(1) F(20)A(1)	Base + %42	Interrupt Delay	D16	read/write
F(6)A(0) F(22)A(0)	Base + %60	Clock Source	D16	read/write
F(7)A(0)	Base + %70	Module version	D16	read
F(9)A(0)	Base + %90	Clear Data & Interrupt	D16	read
F(9)A(1)	Base + %92	Reset Time Stamp	D16	read
F(9)A(2)	Base + %94	Clear Trigger Counter	D16	read
F(9)A(3)	Base + %96	Clear Data & FIFO & Interrupt	D16	read
F(10)A(0)	Base + %94	Clear Interrupt	D16	read
F(24)A(0)	Base + %80	Disable Interrupt	D16	write
F(26)A(0)	Base + %A0	Enable Interrupt	D16	write

### 2.1.1 Data lower 24 bits

FIFO から Time Stamp を下位 24 bits を返す。下位読み込み完了時に FIFO の 1 イベント分のデータは消去される。

### 2.1.2 Data lower 24 bits

FIFO から Time Stamp を上位 24 bits を返す。データを読み出す場合は必ず下位から読み出すこと。

### 2.1.3 Data lower 32 bits

FIFO から Time Stamp を下位 32 bits を返す (CAMAC は 24 bits に詰められる)。下位読み込み完了時に FIFO の 1 イベント分のデータは消去される。

### 2.1.4 Data higher 32 bits

FIFO から Time Stamp を上位 32 bits を返す。(タイムスタンプは 48bit なので、この読み出しの上位 16bit は 0 が帰る。) データを読み出す場合は必ず下位から読み出すこと。

### 2.1.5 Data on the fly

タイムスタンプの現在値の時刻の上位 24 bit を返します。

### 2.1.6 Trigger Counter

Trigger が入った積算回数を返します。VME は 32bit 長、CAMAC は 24 bit 長。Clear Trigger Counter レジスタにアクセスするとクリアされます。

### 2.1.7 FIFO Counter

FIFO に入っているデータ数を返す。VME、CAMAC とともに 10 bit 長です。(FIFO の深さが 1024 のため。) (Rev 1.1 では FIFO は使用していません。)

### 2.1.8 Data 24 bits sequential

(Rev 1.1 では非実装) FIFO から Time Stamp を 24 bits づつを返します。1 回目読み出しに下位 24bits, 2 回目に上位 24bits を返します。読み出し完了時に FIFO のデータは 1 イベント分消去されます。

### 2.1.9 Data 32 bits sequential

(Rev 1.1 では非実装) FIFO から Time Stamp を 32 bits づつを返します。1 回目読み出しに下位 32bits, 2 回目に上位 32bits(有効データは 16bits) を返します。読み出し完了時に FIFO のデータは 1 イベント分消去されます。

### 2.1.10 Level Output

NIM Output からレベル信号を出力します。1 で出力、0 で停止です。

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
														ch1	ch0

### 2.1.11 Pulse Output

NIM Output からパルス信号を出力します。すでにレベル信号が出力されているチャンネルからパルス信号を出力するとレベル信号はクリアされます。

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
														ch1	ch0

### 2.1.12 Pulse Width

Pulse 出力の幅を設定します。1 ポイントあたり 20ns で初期値は 10 = 200ns です。最大値は 65536  $\simeq$  1.3 ms です。

### 2.1.13 Interrupt Delay

Interrupt 入力時から実際に割り込みをかけるまでの遅延を設定します。1 ポイントあたり 20ns で初期値は 0 = 0ns です。最大値は 65536  $\simeq$  1.3 ms です。

### 2.1.14 Clock Source

タイムスタンプのクロックソースを選びます。デフォルトは外部クロック (External NIM Input 0) です。

0 : Internal Clock

1 : External NIM Input 0

### 2.1.15 Clear FIFO & Interrupt

FIFO のデータと割り込み信号をクリアします。VME の場合は Read アクセスなので注意。(Rev 1.1 では FIFO は使用していません。データをクリアしないと次のデータは取得できません。)

### 2.1.16 Reset Time stamp

Time stamp を 0 にリセットします。FIFO 内のデータも同時にクリアされます。VME の場合は Read アクセスなので注意。

### 2.1.17 Clear Interrupt

割り込み信号のみをクリアします。VME の場合は Read アクセスなので注意。

### 2.1.18 Disable Interrupt

VME/CAMAC 割り込みを不可にします。VME の場合は Write アクセスなので注意。書きこむ数値はなんでもよい。

### 2.1.19 Enable Interrupt

VME/CAMAC 割り込みを許可します。VME の場合は Write アクセスなので注意。書きこむ数値はなんでもよい。

### 2.1.20 Version

モジュールのバージョンコードを返します。(Rev 1.1 は非実装。) 以下は VME Time Stamp Rev 1.3 の場合。

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CAMAC/VME				Module ID				Rev X.X				Rev X.X			
2				2				1				3			

## 3 Appendix

### 3.1 Version Information

1.1 データの読み出し方を変更。FIFO を不可に。ノイズのため外部クロック入力チャンネルを変更。

1.0 初期バージョン

### 3.2 Comment

テクノ AP のモジュールと互換性を持たせるために外部クロック入力を 25MHz にしています。また、LVDS 入出力を使用していないので、今後何か機能を付け加えることが可能です。